Sadržaj

Skraćenice ..... **XIII**
Predgovor ..... **XVII**
Uvod u digitalnu elektroniku **1**
01. Prekidačka algebra 2
02. Logičke operacije 3
03. Prekidačke funkcije 4
03.1. Forme prekidačkih funkcija 6
03.2. Minimizacija 9
04. Logička kola 14
04.1. Opšte karakteristike logičkih kola 16
04.2. Nestandardna logička kola 25
05. Kombinacione mreže 27
05.1. Sinteza sa realnim parametrima 31
06. Sekvencijalne mreže 38
06.1. Sinteza sekvencijalnih mreža 40
07. Digitalna integrisana kola 44
07.1. Metodologija projektovanja 46
07.2. Logičke familije 51
07.2.1. TTL familija 54/74 51
07.2.2. ECL logičke familije 56
07.2.3. CMOS integrisana kola 60
07.2.3.1. CMOS logičke serije 61
07.2.3.2. Opšte karakteristike 65
07.2.4. BiCMOS kola 73
07.2.5. Izbor logičke familije 74
07.2.6. Prilagođenje familija 76
Zadaci za vježbu **80**

1. Standardni kombinacioni moduli **83**
1.1. Dekoderi 84
1.1.1. Binarni dekoderi 84
1.1.2. BCD/dekadni dekoderi 88

1.2. Dekoderske mreže ... 90
1.2.1. Dekoderska stabla ... 90
1.2.2. Razdijeljene mreže ... 96
1.2.3. Poređenje dekoderskih mreža ... 99
1.2.4. Razdijeljene matrice ... 103
1.2.5. Primjena dekodera ... 105
1.3. Koderi ... 106
1.3.1. Upotreba ... 107
1.3.2. Sinteza kodera ... 108
1.3.3. Prioritetni koderi ... 110
1.3.4. Mreže kodera ... 113
1.4. Konvertori koda ... 116
1.4.1. BCD/7s konvertori ... 118
1.5. Multipleksori ... 121
1.5.1. Sinteza multipleksora ... 123
1.5.2. Stablo multipleksora ... 126
1.5.3. MUX–univerzalni kombinacioni modul ... 127
1.6. Demultipleksori ... 134
1.6.1. Demultipleksorske mreže ... 137
1.6.2. Analogni MUX / DMUX / DEK ... 139
1.7. Komutator ... 141
1.8. Pomjerači ... 142
Zadaci za vježbu ... **146**

2. Bistabilna kola ... **149**
2.1. RS leč ... 151
2.1.1. RS leč sa NI kolima ... 155
2.1.2. Sinhroni RS leč ... 156
2.2. D leč ... 159
2.3. Flipflopovi ... 165
2.3.1. Flipflopovi sa zadrškom ... 165
2.3.1.1. JK flipflop ... 169
2.3.1.2. T flipflop ... 171
2.4. Flipflopovi sa ivičnim okidanjem ... 173
2.4.1. JK i T ivični flipflopovi ... 176
2.4.2. Dinamičke karakteristike ... 179
Zadaci za vježbu ... **181**

3. Standardni sekvencijalni moduli ... **183**
3.1. Registri ... 184
3.1.1. Stacionarni registri ... 184
3.1.1.1. Transparentni stacionarni registri ... 188
3.1.2. Pomjerački registri ... 190
3.1.2.1. Dvosmjerni pomjerački registri ... 194
3.1.3. Univerzalni registri ... 195

3.1.4. Neke primjene pomjeračkih registara 197
3.2. Brojači 203
3.2.1. Asinhroni brojači 204
3.2.2. Sinhroni brojači 209
3.2.3. Brojači unazad 214
3.2.4. Obostrani brojači 217
3.2.5. Brojači sa paralelnim upisom 219
3.2.6. Brojači proizvoljnog modula 222
3.2.6.1. Logički proračun 226
3.2.6.2. Nedozvoljena stanja 229
3.2.7. Brojači od N_1 do N_2 231
3.2.8. Kružni brojači 232
3.2.8.1. Brojač modula n 233
3.2.8.2. Brojač modula 2n – Džonsonov brojač 238
3.2.9. Brojačke mreže 243
3.2.10. Dekodovanje stanja brojača 250
Zadaci za vježbu 253

4. Programabilni logički moduli 257
4.1. Samoočitljive memorije – ROM 258
4.1.1. ROM sa stalnim sadržajem 261
4.1.1.1. MOS ROM 265
4.1.1.2. CMOS ROM 270
4.1.2. Programabilni ROM (PROM) 272
4.1.2.1. Izbrisivi PROM (EPROM) 275
4.1.3. Dvodimenzionalno adresovanje 277
4.1.4. ROM mreže 282
4.1.5. Vremenski parametri 287
4.2. Programabilna digitalna kola 288
4.2.1. Klasifikacija PLD 290
4.2.2. Tehnologije programiranja 290
4.2.2.1. UVCMOS tehnologija 291
4.2.2.2. E^2CMOS tehnologija 293
4.2.2.3. FE^2CMOS tehnologija 299
4.2.2.4. SRAM tehnologija 300
4.2.3. Struktura SPLD 302
4.2.3.1. I/ILI mreže 303
4.2.3.2. Izlazne opcije 306
4.2.3.3. Dvosmjerni priključci i linije povratne veze 307
4.2.3.4. Registarski izlaz 309
4.2.3.5. Vrste SPLD 310
4.2.4. CPLD 323
4.2.5. PGA – programabilne gejtovske mreže 324
4.2.5.1. LCA 326
4.2.5.2.MACH 333
4.2.5.3. ACT PGA 336

4.2.5.4. Napredne PGA 337
4.2.6. Projektovanje sa PLD 342
4.2.6.1. Softver za projektovanje sa PLD 343
4.2.6.2. Unos projekta opisanog VHDL kodom 353
Zadaci za vježbu 371

5. Poluprovodničke memorije 375
5.1. Statičke RAM (SRAM) 381
5.1.1. SRAM ćelije 386
5.1.2. Kola za upis/čitanje 390
5.1.3. Vremenski dijagrami 393
5.1.4.Dvopristupne SRAM ćelije – DPSRAM 396
5.2. Dinamičke RAM – DRAM 397
5.2.1. DRAM ćelija 397
5.2.2. Čitanje 1-T ćelije 400
5.2.3. Kola za čitanje/upis 403
5.2.4. Organizacija DRAM 405
5.3. Feroelektrične RAM – FRAM 408
5.4. Postojane RAM – NVRAM 409
5.5. Baterijski podržane RAM–BRAM 412
5.6. Proširenje kapaciteta 413
Zadaci za vježbu 417

6. Aritmetička kola 419
6.1. Komparatori 420
6.1.1. Univerzalni komparatori 422
6.1.1.1. Mreže komparatora 425
6.2. Sabiranje binarnih brojeva 427
6.2.1. Sabirači višebitnih brojeva 429
6.2.1.1. Sabirači sa izdvojenim prenosom 432
6.2.1.2. Mreže sabiračkih modula 435
6.2.2. Serijsko sabiranje 437
6.2.3. Sabiranje više brojeva 437
6.3. Oduzimanje binarnih brojeva 438
6.3.1. Sinteza oduzimača 439
6.4. Predstavljanje označenih binarnih brojeva 441
6.5. Sabiranje i oduzimanje označenih binarnih brojeva 447
6.6. Množenje i dijeljenje 452
6.6.1. Množači 453
6.6.1.1. Kombinacione mreže množača 453
6.6.1.2. Sekvencijalni množači 459
6.6.2. Mreže za dijeljenje binarnih brojeva 462
6.7. Aritmetičko logička jedinica 466
Zadaci za vježbu 470

7. DA i AD konverzija 473
7.1. DA konvertori 474
7.1.1. DAC sa težinskim otpornim mrežama 479
7.1.2. DAC sa ljestvičastom otpornom mrežom 483
7.1.3. DA konvertori sa strujnim prekidačima 486
7.1.3.1. DAC sa binarno-težinskim strujnim izvorima 493
7.1.4. DAC sa kondenzatorskim mrežama 501
7.1.5. Bipolarni DA konvertori 503
7.1.5.1. BDAC sa znakom i apsolutnom vrijednosti 504
7.1.5.2. Bipolarni DAC sa binarnim ofsetom 505
7.1.5.3. Bipolarni DAC sa drugim komplementom 507
7.2. AD konvertori 508
7.2.1. ADC sa paralelnim komparatorima 509
7.2.1.1. ADC sa autobalansirajućim komparatorima 513
7.2.1.2. Kaskadni direktni ADC 518
7.2.2. Prateći AD konvertori 521
7.2.3. Integratorski AD konvertori 523
7.2.3.1. Konvertori sa kvantizacijom vremena 525
7.2.3.2. Konvertori sa kvantizacijom frekvencije 529
7.2.4. ADC sa sukcesivnim aproksimacijama 534
7.2.5. Uzorkovanje analognog napona 538
7.2.6. Bipolarni AD konvertori 540
7.3. Sigma-Delta konvertori 541
Zadaci za vježbu 559

Literatura 563
Registar 565